

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-054424

(43)Date of publication of application : 27.02.1996

(51)Int.Cl.

G01R 19/00
G01R 31/26

(21)Application number : 06-210508

(71)Applicant : ADVANTEST CORP

(22)Date of filing : 10.08.1994

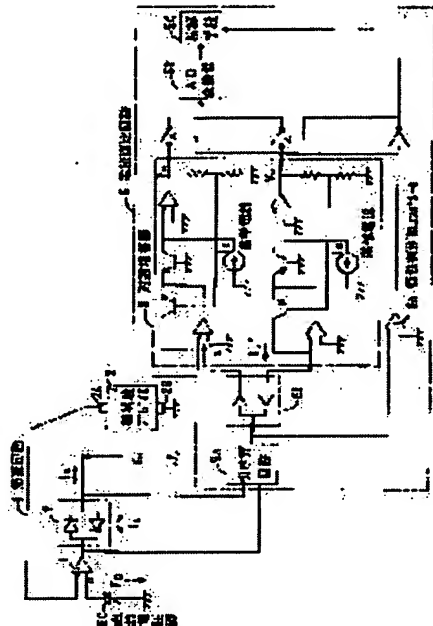
(72)Inventor : SATO TADASUKE

(54) CURRENT APPLICATION VOLTAGE MEASURING INSTRUMENT

(57)Abstract:

PURPOSE: To provide a speedy and compact voltage application measuring instrument by eliminating a range switching circuit.

CONSTITUTION: An operational amplifier 1 is provided to apply a specific current to the terminal of a device 2 to be tested. A diode inverse parallel circuit 7 for detecting current is provided between the output terminal of the operational amplifier 1 and the terminal of the device 2 to be tested. The voltage generated by the diode inverse parallel circuit 7 is detected by a subtraction circuit 5A. One set of diodes 6E with the same characteristics as a diode constituting the inverse parallel circuit 7 are connected to the latter stage of the subtraction circuit 5A. The other edge of one set of diodes 6E is inputted to a logarithmic amplifier 8 with positive polarity and a logarithmic amplifier 8 with negative polarity. The output voltage of the logarithmic amplifier 8 with positive polarity and that of the logarithmic amplifier 8 with negative polarity are switched by a comparator 8A for discriminating polarity being connected to the output of the subtraction circuit 5A. The output of the logarithmic amplifier 8 is converted to, be digital by an A/D converter 5B and is inputted to an operation means 5C along with the output of the comparator 8A for discriminating polarity to measure current.



LEGAL STATUS

[Date of request for examination] 07.08.2001

[Date of sending the examiner's decision of rejection] 18.02.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-54424

(43) 公開日 平成8年(1996)2月27日

(51) Int.Cl.⁸

G 0 1 R 19/00
31/26

識別記号

B
G

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 2 F D (全 5 頁)

(21) 出願番号 特願平6-210508

(22) 出願日 平成6年(1994)8月10日

(71) 出願人 390005175

株式会社アドバンテスト
東京都練馬区旭町1丁目32番1号

(72) 発明者 佐藤 忠亮

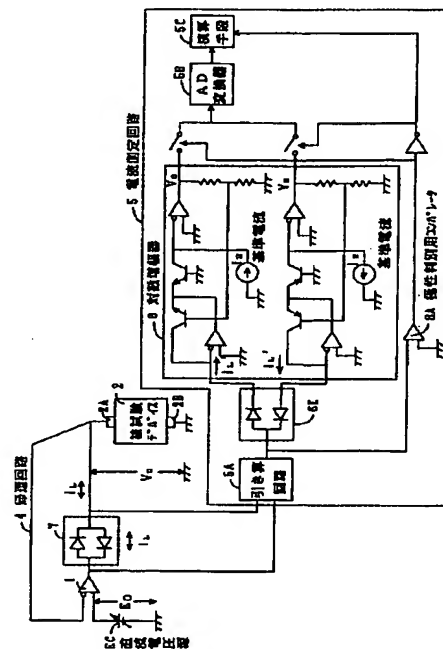
東京都練馬区旭町1丁目32番1号 株式会
社アドバンテスト内

(54) 【発明の名称】 電圧印加電流測定装置

(57) 【要約】

【目的】 レンジ切り替え回路を無くし、高速化、小型化した電圧印加電流測定装置を実現する。

【構成】 被試験デバイスの端子に所定の電圧を印加する演算増幅器を設ける。上記演算増幅器の出力端子と上記被試験デバイスの端子の間に、電流検出用のダイオード逆並列回路を設ける。上記ダイオード逆並列回路に発生する電圧は、引き算回路により検出される。上記引き算回路の後段には、上記逆並列回路を構成するダイオードと同一の特性を持つ1組のダイオードが接続される。上記1組のダイオードの他端は、それぞれ正極性の対数増幅器及び負極性の対数増幅器に入力する。上記正極性の対数増幅器及び負極性の対数増幅器の出力電圧は、引き算回路の出力に接続された極性判別用コンパレータによって切り替えられる。上記対数増幅器の出力は、A/D変換器によりデジタルに変換され、極性判別用コンパレータの出力と共に演算手段に入力し、電流測定が実行される。



1

【特許請求の範囲】

【請求項1】 被試験デバイス(2)の端子(2A)に所定の電圧を印加する演算増幅器(1)と、上記演算増幅器(1)の出力端子と上記被試験デバイス(2)の端子(2A)の間に接続した電流検出用のダイオード逆並列回路(7)と、上記ダイオード逆並列回路(7)に発生する電圧を取り出す引き算回路(5A)と、この引き算回路(5A)の後段に接続され、上記ダイオード逆並列回路(7)を構成するダイオードと同一の特性を持つ1組のダイオード(6E)と、上記1組のダイオード(6E)の他端を入力とする、正極性の対数増幅器及び負極性の対数増幅器で構成される対数増幅器(8)と、上記正極性の対数増幅器及び負極性の対数増幅器の出力電圧のAD変換器(5B)への接続スイッチを切り替える極性判別用コンパレータ(8A)と、以上を具備することを特徴とする電圧印加電流測定装置。

【請求項2】 ダイオード逆並列回路(7)に並列に抵抗器を接続し、1組のダイオード(6E)の各ダイオードに並列に、上記抵抗器と同一の抵抗器をそれぞれ接続した請求項1記載の電圧印加電流測定装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、IC等の被試験デバイスの直流特性を測定する電圧印加電流測定装置に関するものである。

【0002】

【従来の技術】図3に従来の電圧印加電流測定機能を持つ回路の構造を示す。図中1は演算増幅器、2は被試験デバイス、ECはこの被試験デバイス2の端子2A及び2B間に所望の電圧を印加する直流電圧源、3は被試験デバイス2に所定の電圧を与えたとき流れる電流を検出する電流検出用抵抗器、4は被試験デバイス2の端子2Aに与えた電圧V₁を演算増幅器1の反転入力端子に負帰還し、直流電圧源ECから与えた電圧E₁と被試験デバイス2の端子2A及び2B間に与える電圧V₂を平衡させて、端子2A及び2B間に直流電圧源ECから与えた電圧E₂を正確に伝えるための電圧帰還回路、5は電流検出用抵抗器3に発生する電圧を測定して被試験デバイス2に流れる電流値を求める電流測定回路、7は電流検出用抵抗器3の電流検出特性に対数特性を持たせるダイオード逆並列回路をそれぞれ示す。

【0003】従来の回路構造で用いるレンジ切替回路6は、演算増幅器6Aと、この演算増幅器6Aに引き算回路5Aから電流検出用抵抗器3を流れる電流と等価な電流I₁'を与える入力抵抗器6Bと、この入力抵抗器6Bに発生する電圧に対数特性を与えるダイオード逆並列回路6Cと、演算増幅器6Aの負帰還回路に接続した抵

2

抗切替回路6Dとによって構成される。ここで入力抵抗器6Bの抵抗値R₁'と電流検出用抵抗器3の抵抗値R₁とをR₁' = R₁に選定することによって、入力抵抗器6Bを流れる電流I₁'は電流検出用抵抗器3を流れる電流I₁に対してI₁' = I₁となる。この結果演算増幅器6Aに電流検出用抵抗器3で発生する電圧V_xと等価な電圧V_x'を与えることができ、この状態で抵抗切替回路6Dの抵抗値を切り替えることによって演算増幅器6Aの利得が切り替えられ、AD変換器5Bに与える電圧信号のレベルを切り替えることができ、電流測定レンジを切り替えることができる。

【0004】

【発明が解決しようとする課題】以上説明した従来の回路構造においては、電流レンジ切り替え回路により、最適レンジを選択しなければならない。このため、負荷電流I₁の大まかな電流値が予測できない場合は、あるレンジで測定後、最適レンジを選択し、再度測定しなければならない。その結果、測定時間が長くなるという問題点があった。また、レンジ切り替えにはリレーを使用する事が多く、小型化の障害となっていた。本発明は、レンジ切り替え回路を無くし、高速化、小型化した電圧印加電流測定装置を実現することを目的とする。

【0005】

【課題を解決するための手段】上記目的を達成するために、本発明においては、被試験デバイスの端子に所定の電圧を印加する演算増幅器を設けている。上記演算増幅器の出力端子と上記被試験デバイスの端子の間に、電流検出用のダイオード逆並列回路を設ける。上記ダイオード逆並列回路に発生する電圧は、引き算回路により検出される。上記引き算回路の後段には、上記逆並列回路を構成するダイオードと同一の特性を持つ1組のダイオードが接続される。上記1組のダイオードの他端は、それぞれ正極性の対数増幅器及び負極性の対数増幅器に入力する。上記正極性の対数増幅器及び負極性の対数増幅器の出力電圧は、引き算回路の出力に接続された極性判別用コンパレータによってAD変換器への出力がスイッチで切り替えられる。上記対数増幅器の出力は、AD変換器によりデジタルに変換され、極性判別用コンパレータの出力と共に演算手段に入力し、電流測定が実行される。なお、上記ダイオード逆並列回路に並列に抵抗器を接続し、同時に1組のダイオードの各ダイオードに並列に上記抵抗器と同一の抵抗器をそれぞれ接続してもよい。

【0006】

【作用】上記のように構成された電圧印加電流測定装置においては、従来のようなレンジ切り替え回路が無く、1回の測定で必要とする電流値を測定でき、レンジ切り替えのためのリレーが使用されないため、高速で、小型化した電圧印加電流測定装置を実現できる。

【0007】

【実施例】図1に本発明の実施例を示す。図中1は演算増幅器、2は被試験デバイス、ECは被試験デバイス2の端子2Aと2Bの間に与えるべき直流電圧を発生する直流電圧源、4は被試験デバイス2の端子2A及び2B間に与えた電圧V。を演算増幅器1に負帰還させる帰還回路、5は電流測定回路、7はダイオードの逆並列回路をそれぞれ示す。

【0008】本実施例においては電流測定回路5のAD変換器5Bの前段側に対数増幅器8を設けた構造を特徴とする。本実施例の対数増幅器8は、 $V_o = K \log I_L' / I_s$ の特性を示す。ここでKはスケールファクタであり、出力側につけられた抵抗により決まる。図2に基準電流 I_s を $1\mu A$ とし、Kを1、3、5とした時の、 $I_L' - V_o$ 特性を示す。つまり、入力電流 I_L' は出力電圧 V_o に対し対数特性を示す。この結果、AD変換器5Bに与える電圧信号のレベルを切り替えることもなく、電流値の小さい部分は高分解能で読み取り、大電流の部分は比較的低い分解能でAD変換器5Bで読み取ることができる。対数増幅器8は、引き算回路5Aの出力電圧が正か負かによって、正電圧用及び負電圧用の対数増幅器が選択され、AD変換器5Bへの入力がスイッチにより切り替えられる。また、引き算回路5Aの出力電圧が正か負かの選択信号は演算手段5Cにも入力され電流測定が実行される。

【0009】なお、ダイオードの逆並列回路7に流れる電流が小さい時、逆並列にしたダイオードが両者共OFFになり回路が不安定になる。このため、微小電流検出用の抵抗器を、これらダイオードと並列に接続してもよい。この場合、引き算回路5Aの出力に接続した2つのダイオードにも、それぞれ同一の抵抗器を並列に接続す*30

* 必要がある。

【0010】

【発明の効果】本発明は、以上説明したように構成されているので、レンジ切り替え回路が無く、従来に比べて高速に、1度の電流測定で電流値を測定できる。また、レンジ切り替え用のリレーが無いため小型化できる。

【図面の簡単な説明】

【図1】本発明の電圧印加電流測定装置の回路ブロック図である。

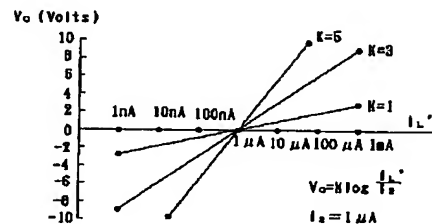
10 【図2】対数増幅器の入出力特性図である。

【図3】従来の電圧印加電流測定装置の回路ブロック図である。

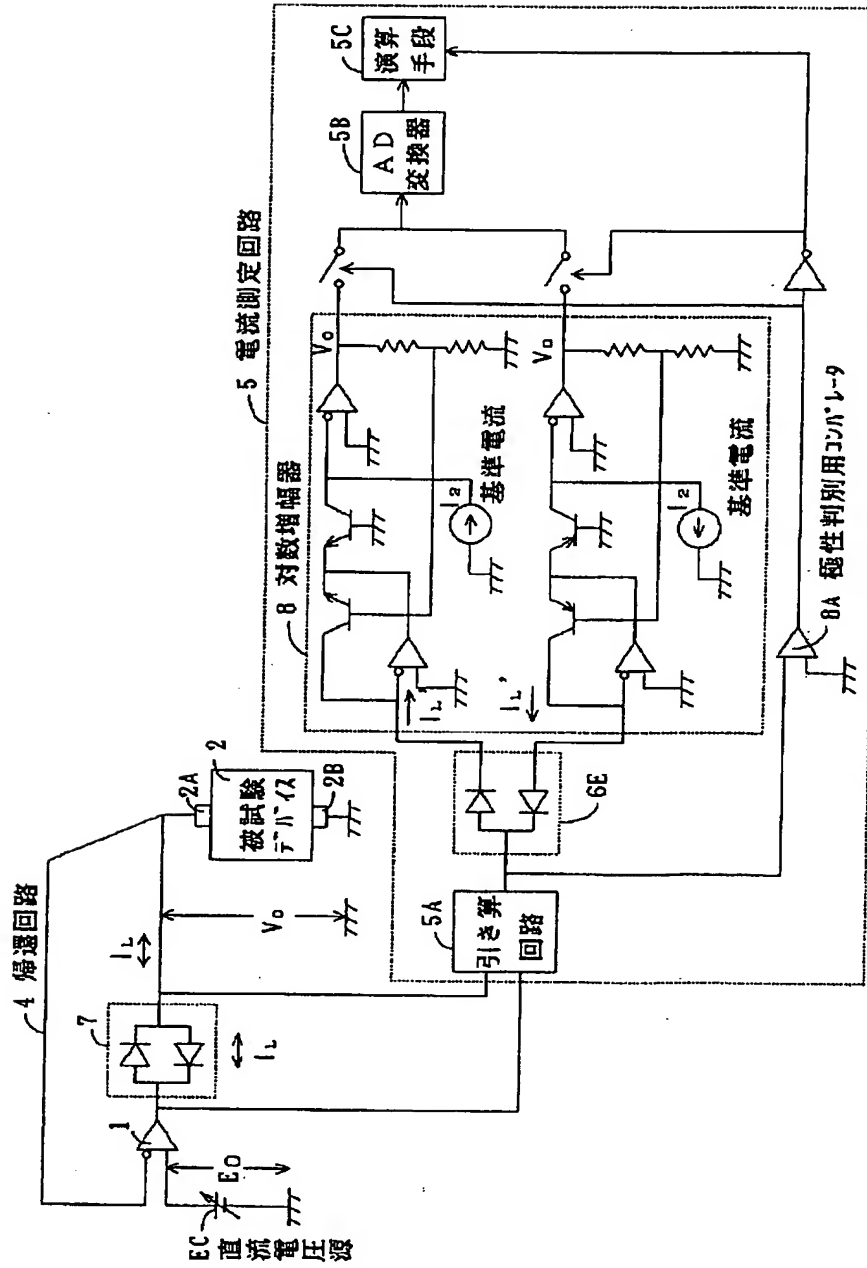
【符号の説明】

- 1、6 A 演算増幅器
- 2 被試験デバイス
- 2 A、2 B 端子
- 3 電流検出用抵抗器
- 4 帰還回路
- 5 電流測定回路
- 5 A 引き算回路
- 5 B AD変換器
- 5 C 演算手段
- 6 レンジ切替回路
- 6 B 入力抵抗器
- 6 C、7 ダイオード逆並列回路
- 6 D 抵抗切替回路
- 6 E 1組のダイオード
- 8 対数増幅器
- 8 A 極性判別用コンパレータ

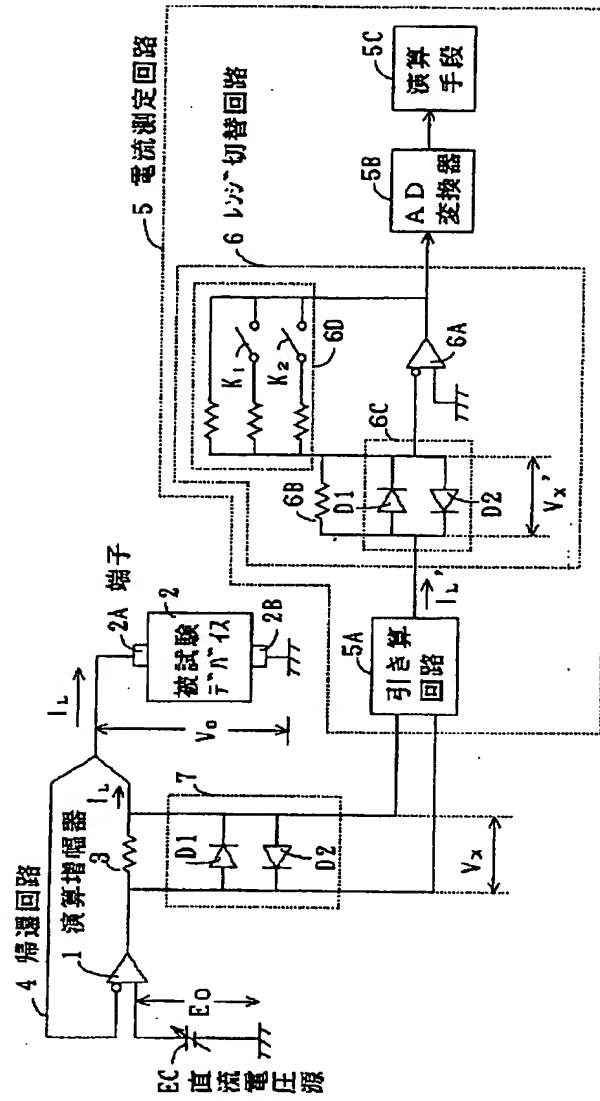
【図2】



【図1】



【図3】



This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**